

ÜNİTE X
KAYDEDİCİLER
(REGISTERS)

F
I
b
y
le
le
ta

Pa
Bü
Gü

Se
Gü

C
o

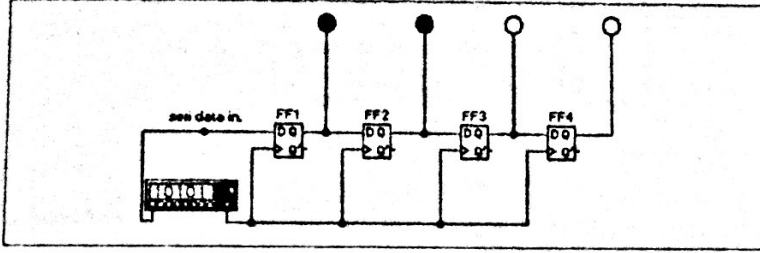
Şek

S
larda
lanm
çıkış
çıkış
yükle

S

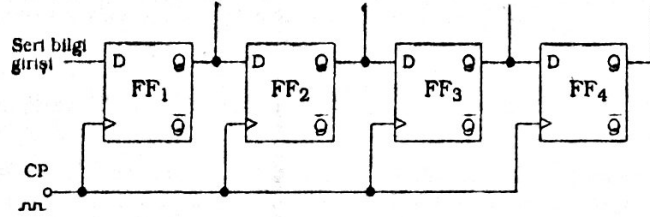
- 1) Ser
- 2) Ser
- 3) Pa
- 4) Pa

çıkışı 0 ve diğer F/F'ların Q çıkışları da 0'dır. 2 nolu CP'inde seri bilgi girişi 1 olduğundan ilk F/F çıkışı da 1 dir. Diğer F/F çıkışları daha henüz 0'dır. 3 nolu CP'inde yine seri bilgi girişi 1 ve $FF_1Q=1$ dir. Bir önceki CP'inde $FF_1Q=1$ iken şimdi bu 1 FF_2 'ye kaymıştır. 3 nolu CP'inde $FF_4Q=0$ olduğu için seri bilgi çıkışı 0'dır.



Şekil 10.3: 3. kaydırma palsinde devrenin durumu

2) SERİ GİRİŞ-PARALEL ÇIKIŞ:



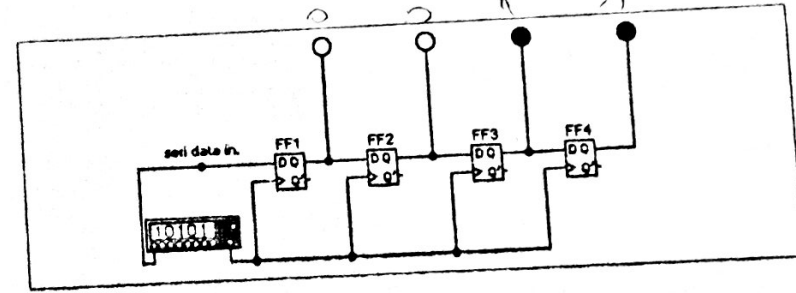
Şekil 10.4: 4 bitlik seri giriş-paralel çıkışlı shift register

İlk F/F'un D girişine bilgi uygulanır ve tüm F/F'ların Q çıkışlarından da aynı anda bilgiler alınır. Bilgi seri olarak yüklenir ve burada olduğu gibi paralel olarak okunursa bu devre seriden paralele dönüştürücü olarak çalışır.

Örnek: 4 bitlik shift register devresine sırası ile 1-1-0-0 bilgileri uygulanmaktadır. 4. kaydırma palsındaki F/F'ların paralel çıkışlarını bulunuz.

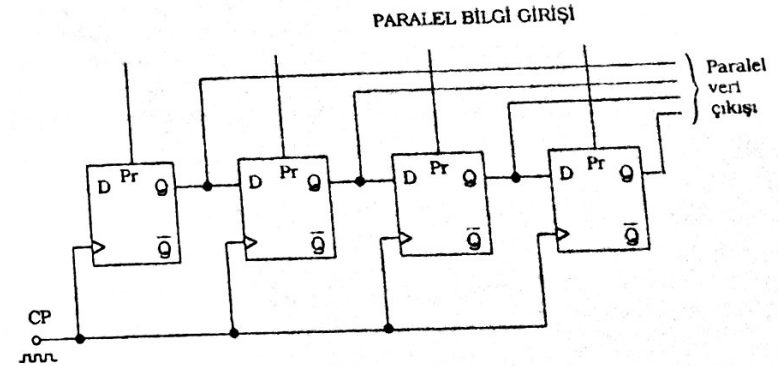
Shift palsı	Seri bilgi girişi	FF_1Q	FF_2Q	FF_3Q	FF_4Q
—	—	0	0	0	0
1	1	1	0	0	0
2	1	1	1	0	0
3	0	0	1	1	0
4	0	0	0	1	1

$$FF_1Q=0, FF_2Q=0, FF_3Q=1, FF_4Q=1$$



Şekil 10.5: 4. Kaydırma palsinde devrenin durumu

3) PARALEL GİRİŞ-PARALEL ÇIKIŞ:



Şekil 10.6: 4 bitlik paralel giriş-paralel çıkışlı shift register

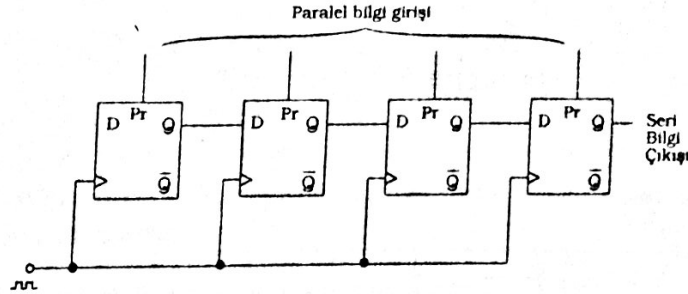
Her F/F'un PRESET girişine ayrı bir hat irtibatlanır ve PRESET girişi vasıtasıyla uygun F/F'ları lojik 1 durumuna ayarlayarak bütün data bitleri aynı zamanda yüklenmesi sağlanır. Bu F/F'ların yüklenmesi senkronize edici bir clock pulsı kullanılmadan meydana geldiği için asenkron olduğunu söyleyebiliriz.

Örnek: 4 bitlik JK tipi F/F'larla yapılmış shift register devresine sırasıyla 0-1-1-0 bilgilerini yükleyiniz. 3. kaydırma pulsında F/F'ların paralel bilgi çıkışlarını bulunuz.

Shift pulsı	FF ₁ Q	FF ₂ Q	FF ₃ Q	FF ₄ Q
—	0	1	1	0
1	0	0	1	1
2	0	0	0	1
3	0	0	0	0

$$FF_1Q = FF_2Q = FF_3Q = FF_4Q = 0$$

4) PARALEL GİRİŞ-SERİ ÇIKIŞ:



Şekil 10.7: 4 bitlik paralel giriş-seri çıkışlı shift register

Böyle kaymalı kaydedicilerde bilgi paralel olarak yüklenir ve seri olarak okunursa paralel'den seri'ye dönüştürücü olarak kullanılabilir. Seri bilgi çıkışı yine son F/F'un Q çıkışından alınır.

Örnek: 4 bitlik J-K tipi F/F'larla yapılmış shift register devresine sırasıyla 0-1-1-0 bilgilerini yükleyiniz. 2. kaydırma pulsında seri bilgi çıkışının ne olacağını bulunuz.

Shift pulsı	FF ₁ Q	FF ₂ Q	FF ₃ Q	FF ₄ Q
—	0	1	1	0
1	0	0	1	1
2	0	0	0	1

2. kaydırma pulsında seri bilgi çıkışı 1'dir.

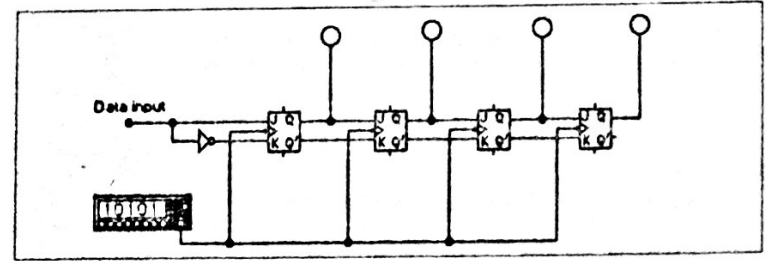
Kaydırma işlemlerine göre 3'e ayrılır:

- 1) Sağa kaymalı kaydedici
- 2) Sola kaymalı kaydedici
- 3) Sağa-sola kaymalı kaydedicilerdir.

B) ÇOK AMAÇLI KAYMALI KAYDEDİCİLER

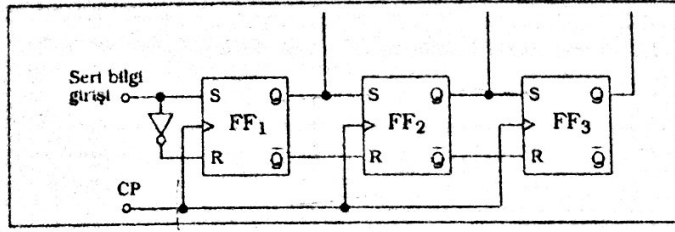
1) SAĞA KAYMALI KAYDEDİCİLER (Shift Right Register)

Örnek 1: J-K F/F'larla yapılmış 4 bitlik shift register devresi çiziniz.



Şekil 10.8: 4 Bitlik J-K F/F larla yapılan shift register devresi

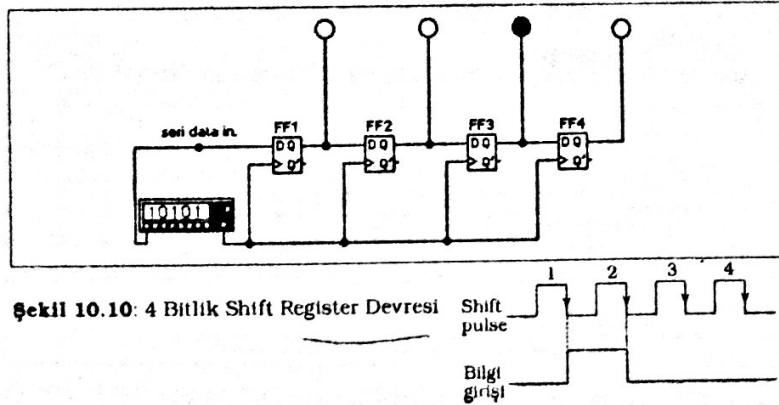
Örnek 2: R-S F/F'larıyla gerçekleştirilen 3 bitlik sağa kaymalı kaydedici devresini çiziniz.



Şekil 10.9: R-S F/F'larla yapılan 3 bitlik sağa kaymalı kaydedici

Örnek 1 ve Örnek 2 de görüldüğü gibi RS ve JK F/F'ları D tipi F/F olarak davranabilmesi için ilk F/F'un girişlerine DEĞİL kapısı kullanmak gerekir. S ve R, J ve K girişlerine aynı anda bilginin gitmesi engellenir. Burada kullanılan F/F'ların girişine ne uygulanmışsa çıkışından da aynı bilginin alınması sadece D tipi F/F'ta olur. Dolayısı ile R-S ve J-K da girişin S ve J girişlerini izleyebilmesi için DEĞİL kapısı kullanılmıştır. Sayıcılarda F/F'lar için kullanılan Clock Palsi, kaymalı kaydedicilerde "KAYDIRMA PALSİ" (Shift Pulse) olarak isim değiştirir.

Örnek 3: 4 bitlik D F/F'larıyla yapılan shift right register devresi çiziniz ve görülen zamanlama diyagramındaki bilgi uygulandığında, F/F'ların paralel çıkışlarını bir tablo halinde yazınız.



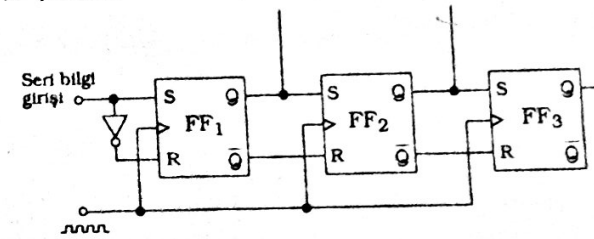
Şekil 10.10: 4 Bitlik Shift Register Devresi

Zamanlama diyagramından görüldüğü gibi 1 nolu shift palsında bilgi girişi 0'dır. 2 nolu shift palsında bilgi girişi 1 dir. 3 ve 4 nolu shift palsında bilgi girişi 0 dir.

Shift pulse	Data	FF ₁ Q	FF ₂ Q	FF ₃ Q	FF ₄ Q
1	0	0	0	0	0
2	1	1	0	0	0
3	0	0	1	0	0
4	0	0	0	1	0

1 nolu shift palsında veri girişi 0 olduğundan FF₁Q ve diğer F/F çıkışları da 0 olur. 2. shift palsında FF₁Q çıkışı 1 olur. Diğer FF çıkışları yine 0 dir. 3 nolu shift palsında veri girişi 0 olduğundan ilk F/F çıkışı 0 dir. Diğer F/F çıkışları da bir önceki konumda kaydırma işlemi yapılır. 4 nolu shift palsında FF₁Q=0 dir. Pratik yoldan bu işlemleri yapabilmek için ilk önce veri girişine göre, ilk F/F çıkışı tayin edilir ve daha sonra tabloda görüldüğü gibi kaydırılır. Dolayısıyla uygulanan veri girişiyile, ilk F/F çıkışı aynı olacaktır.

Örnek 4: R-S F/F'larıyla gerçekleştirilen 3 bitlik sağa kaymalı kaydedici devresi çizerek, seri bilgi girişine sırasıyla 1-1-0-1 bilgilerini girerek, devreyi 4 CP'li çalıştırınız ve F/F'ların paralel çıkışlarını yazınız (İlk anda F/F çıkışları 0-0-0 dir.).

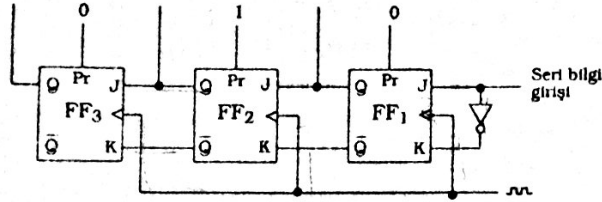


Şekil 10.11: 3 Bitlik R-S F/F'larla Yapılan Sağa Kaymalı Kaydedici Devresi

Shift pulse	Seri bilgi input	FF ₁ Q	FF ₂ Q	FF ₃ Q
—	—	0	0	0
1	1	1	0	0
2	1	1	1	0
3	0	0	1	1
4	1	1	0	1

2) SOLA KAYMALI KAYDEDİCİLER (SHIFT LEFT REGISTERS)

Örnek 1: 3 bitlik sola kaydırmalı, paralel yüklemeli shift register devresini J-K F/F'ları ile çiziniz. Paralel bilgi girişlerinden 0-1-0 yükleyiniz. Seri bilgi girişinden sırası ile 1-0-1-1 bilgilerini girip 4. CP'i sonunda oluşan F/F çıkış değerlerini yazınız.

**Şekil 10.12:** 3 Bitlik Sola Kaymalı Kaydedici Devresi

FF ₃ Q	FF ₂ Q	FF ₁ Q	Seri bilgi girişi	Shift pulse
0	1	0	—	—
1	0	1	1	1
0	1	0	0	2
1	0	1	1	3
0	1	1	1	4

4. CP'i sonunda oluşan F/F çıkış değerleri;

$$FF_1Q = 1$$

$$FF_2Q = 1$$

$$FF_3Q = 0'dır.$$

Örnek 2: 4 bitlik sola kaydırmalı, paralel yüklemeli shift register devresinin paralel bilgi girişlerinden 1-0-0-1 yükleyiniz. Seri bilgi girişine 0-0-1-1 bilgilerini girip 4 CP'i sonucu oluşan çıkış değerlerini yazınız. 3. CP'inde seri bilgi çıkışının ne olacağını bulunuz.

0	0	0	1
1	0	0	1
1	1	0	1
0	1	1	1
1	0	1	1

FF ₄ Q	FF ₃ Q	FF ₂ Q	FF ₁ Q	Seri bilgi girişi	Shift pulse
1	0	0	1	—	—
0	0	1	0	0	1
0	1	0	0	0	2
1	0	0	1	1	3
0	0	1	1	1	4

Seri bilgi çıkışı, register yapısındaki son F/F çıkışı olduğu için 3. Shift pulsunda seri bilgi çıkışı 1'dir.

Örnek 3: D tipi F/F'larla gerçekleştirilmiş 4 bitlik shift right register devresinin seri bilgi girişleri 0-1-1-0-1-0-1-1 olduğuna göre 5 CP'i sonunda F/F'ların Q çıkışları ne olur? (İlk anda F/F çıkışları 0'dır)

Shift pulse	Seri bilgi girişi	FF ₁ Q	FF ₂ Q	FF ₃ Q	FF ₄ Q
1	0	0	0	0	0
2	1	1	0	0	0
3	1	1	1	0	0
4	0	0	1	1	0
5	1	1	0	1	1
6	0	0	1	0	1
7	1	1	0	1	0
8	1	1	1	0	1

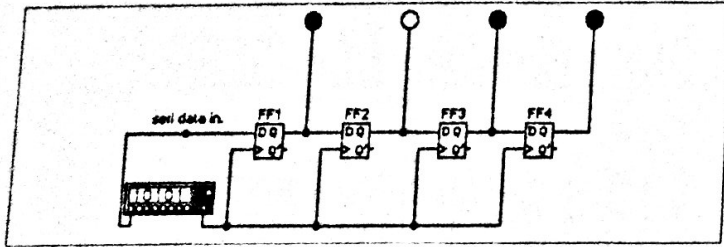
5. CP'i sonunda F/F çıkışları;

$$FF_1Q = 1$$

$$FF_2Q = 0$$

$$FF_3Q = 1$$

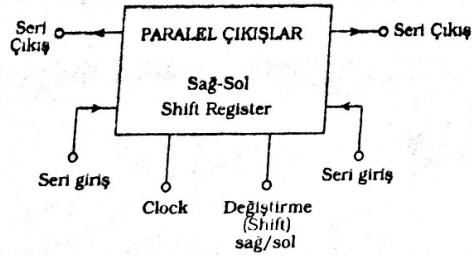
$$FF_4Q = 1'dır.$$



Şekil 10.13: 5. CP'i sonunda F/F'ların durumu

3) SAĞA-SOLA DOĞRU KAYMALI KAYDEDİCİ:

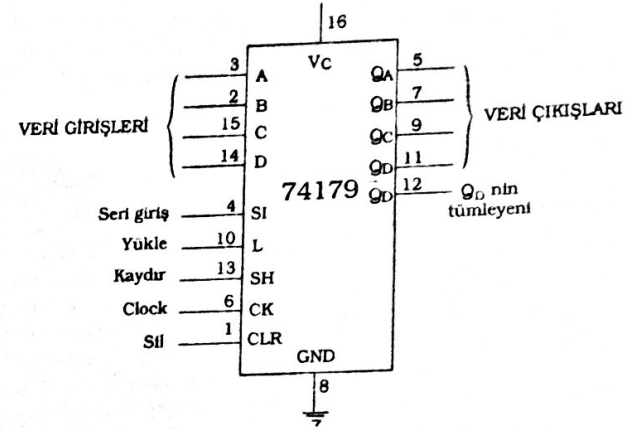
İki yönde bilgi yer değiştirme yeteneği olan kaymalı kaydedici aritmetik ünitenin hesaplama devrelerindeki temel elemanıdır. Çarpma işlemi, sola doğru kaymalı kaydedici ile gerçekleştirilir. Sağa doğru kaymalı kaydedici ise bölme işlemi için esastır.



Şekil 10.14: Sağa-Sola Kaymalı Kaydedici

Sağa-sola doğru kaymalı kaydedicinin temel devresi Şekil 10.14'te gösterilmiştir. Değiştirme kontrolü "1" çalışma durumunda iken girişe bağlanan bilgi, zamanlama palslarıyla sola doğru yer değiştirir. Yer değiştirme kontrolü "0" çalışma durumunda iken ikinci girişe bağlanan bilgi sağa doğru yer değiştirir.

IC 74179 SHIFT REGISTER ENTEGRESİ:



Şekil 10.15: IC 74179

ÜNİTE X İLE İLGİLİ SORULAR

- 1) JK F/F'larıyla gerçekleştirilen 4 bitlik sağa kaymalı kaydedici devresini çizin. Seri bilgi girişine sırası ile 0-1-0-1 bilgilerini girip devreyi 4 CP'i çalıştırınız. F/F'ların paralel çıkışlarını yazınız.
- 2) 4 adet D F/F kullanarak shift register çizin. İlk D F/F'un bilgi girişinden sırasıyla 0-1-1-0 bilgisini girip sağa doğru kaydırınız. 4. CP'i sonunda oluşan paralel çıkışları yazınız.
- 3) 4 bitlik D F/F ile gerçekleştirilmiş shift register'da seri bilgi giriş sırasıyla 1-0-1-0-1-0-0 olduğuna göre 6 CP'i sonunda F/F'ların Q çıkış değerleri ne olur?
- 4) 3 bitlik RS F/F'ları ile gerçekleştirilen sola kaymalı kaydedici devresini çizin.
- 5) 5 bitlik JK F/F'ları ile gerçekleştirilen sola kaymalı kaydedici devresi çizin.